

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-300081

(43)Date of publication of application : 11.10.2002

(51)Int.Cl.

H04B 1/50  
H01L 23/522  
H01P 1/15  
H01P 5/18

(21)Application number : 2001-101797

(71)Applicant : KYOCERA CORP

(22)Date of filing : 30.03.2001

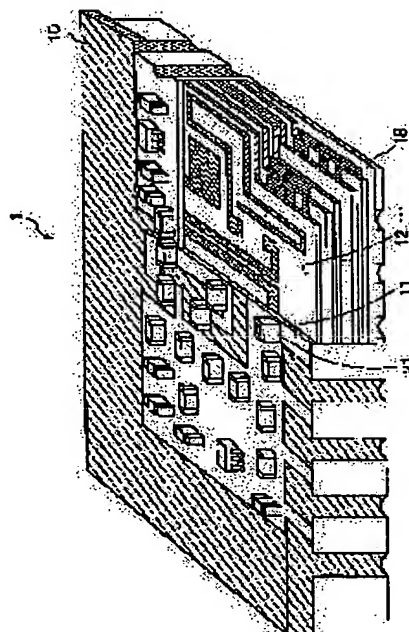
(72)Inventor : SAITO TAKATOSHI

## (54) HIGH FREQUENCY MODULE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a high frequency module comprising a layered body with a plurality of dielectric layers that adopts a configuration of incorporating a switch and a coupler so as to prevent a monitor level from being in dispersion due to the effect of a deviated lamination.

**SOLUTION:** A resistor 21 able to be trimmed as a termination resistor connected to one terminal of a coupler coupling line is placed on the uppermost dielectric layer 11 and variably adjusting the resistance of the resistor 21 can match the impedance at the switch side even on the occurrence of the deviated lamination of a module substrate while detecting a monitor level in an inspection process after the manufacturing.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2002-300081

(P2002-300081A)

(43) 公開日 平成14年10月11日 (2002. 10. 11)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テームコード <sup>*</sup> (参考)	
H 0 4 B	1/50	H 0 4 B	1/50	5 J 0 1 2
H 0 1 L	23/522	H 0 1 P	1/15	5 K 0 1 1
H 0 1 P	1/15		5/18	J
	5/18	H 0 1 L	23/52	B

審査請求 未請求 請求項の数3 O L (全 9 頁)

(21) 出願番号 特願2001-101797(P2001-101797)

(22) 出願日 平成13年3月30日 (2001. 3. 30)

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田鳥羽殿町 6 番地

(72) 発明者 斉藤 崇利

鹿児島県国分市山下町 1 番 4 号 京セラ株式会社総合研究所内

(74) 代理人 100067828

弁理士 小谷 悦司 (外 2 名)

F ターム (参考) 5J012 BA03 BA04

5K011 AA16 BA03 DA02 DA27 JA01

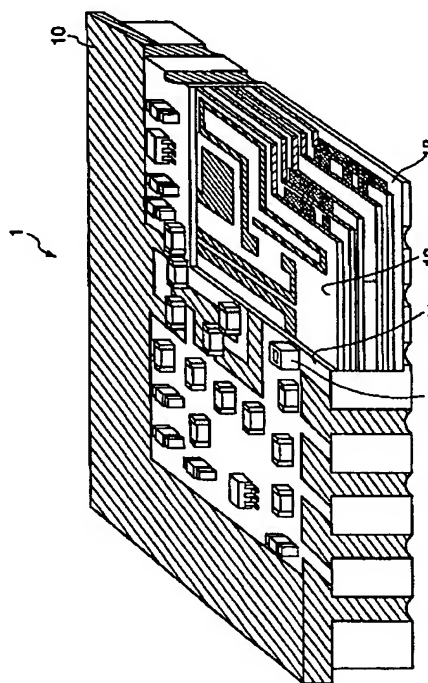
KA01 KA13

(54) 【発明の名称】 高周波モジュール

(57) 【要約】

【課題】 複数の誘電体層を備える積層体からなる高周波モジュールでスイッチとカプラとを一体化する構成において、積層ずれの影響からモニタレベルがばらつくのを防止する。

【解決手段】 最上層の誘電体層 11 に、カプラの結合線路の一端に接続される終端抵抗としてのトリマブル抵抗器 21 を配置し、製造後の検査行程においてモニタレベルを検知しながら、その抵抗値を可変調整することでモジュール基板の積層ずれに対しても、スイッチ側におけるインピーダンスのマッチングが図かれる。



**【特許請求の範囲】**

【請求項1】 通過帯域の異なる複数の送受信系から分離された各送受信系の送信系と受信系とを切り替える高周波スイッチと、各送信系における通過周波数での送信信号を増幅する増幅器からの出力をモニタするカプラとを、複数の誘電体層を備える積層体内に一体化した高周波モジュールにおいて、前記カプラの結合線路の一端に接続される終端抵抗体を最上位の誘電体層に配置し、その抵抗値を変更可能に構成したことを特徴とする高周波モジュール。

【請求項2】 終端抵抗体は、トリマブル抵抗器であることを特徴とする請求項1記載の高周波モジュール。

【請求項3】 終端抵抗体は、前記誘電体層の表面に形成された電極パターンであることを特徴とする請求項1記載の高周波モジュール。

**【発明の詳細な説明】****【0001】**

【発明の属する技術分野】 本発明は、通過帯域の異なる複数の送受信系を搭載した高周波モジュールに関するものである。

**【0002】**

【従来技術】 近年、1つの送受信系を採用している通常の携帯電話機に対し、デュアルバンド方式を採用した携帯電話機が提案されている。デュアルバンド方式の携帯電話機は1台の携帯電話機内に2つの送受信系を搭載するもので、地域性や使用目的等に合った送受信系を選択して送信することができるようにした利便性の高い機器として期待されているものである。

【0003】 近年の欧州においては、通過帯域の異なる複数の送受信系としてのGSM方式/DCS方式の双方を搭載したデュアルバンド方式の携帯電話機が検討されている。デュアルバンド方式の携帯電話機では各送受信系の構成に必要な回路を搭載する必要があるが、それぞれ個別の専用部品を用いて回路を構成すれば、機器の大型化、高コスト化を招来することとなる。そこで、共通可能な回路部分は可及的に共通にすることによって機器の小型化、低コスト化を有利に展開することが要請されている。今日、デュアルバンド方式の高周波モジュールにおいては、高周波スイッチ、カプラを構成する各部品をプリント配線基板上に実装するタイプに代えて、高周波スイッチやカプラを一体化してモジュール化し、さらにモジュールを構成するコンデンサ、ライン等の部品や素子を、複数の誘電体層を備える積層体内に、例えばそれぞれのセラミック層に適宜内層化して立体的に配置することでモジュールの小型化を図ることが提案されている。

【0004】 図6に、現状での高周波モジュールのブロック図を示す。高周波モジュールは通過帯域の異なる2つの送受信系を各送受信系1、2に分ける分波回路DIP1と、送受信系1、2においてそれぞれ送信系Txと

受信系Rxとの切り替えを行うダイオードスイッチ回路SW1、SW2を有するデュアルバンド方式のスイッチSWと、送受信系2の送信系Tx側に設けられ、高調波成分信号を取り除くローパスフィルタLPF2と、ダイオードスイッチ回路SW1、SW2の送信系Tx端子側に設けられ、電力増幅器AMP1、AMP2の各出力をモニタする各々の通過周波数に対応したカプラCOP3、COP4とで構成されている。高周波スイッチSW1、SW2は、GSM/DCSデュアルバンド方式の携帯電話機において、それぞれの送受信系に対応する送信系Tx1、Tx2と共通回路である分波回路DIP1との接続、および受信系Rx1、Rx2と共通回路である分波回路DIP1との接続を切り替えるために用いられる。また、送信系Tx1、Tx2側の各カプラCOP3、COP4は、各々の電力増幅器AMP1、AMP2により増幅された送信信号の一部を取り出し、自動利得制御回路APC1、APC2にフィードバック信号を送る役割を果たす。

【0005】 ところで、従来の高周波モジュールは例えば8層の誘電体層を積層して構成された積層体とされ、高周波モジュールを構成する高周波スイッチ部やカプラ部を積層体内で一体化して構成している。例えば高周波スイッチを構成する一要素としてのダイオードや、フィルタを構成するコンデンサやインダクタなどのチップ部品、増幅器からの信号が通るカプラを構成する主伝送線路（主ストリップライン）、副伝送線路（副ストリップライン、結合線路）が夫々の誘電体層に形成され乃至は搭載されている。ところで、副伝送線路である結合線路の一端には、抵抗パターンで形成された、通常50Ωの終端抵抗が接続されており、これにより高周波スイッチSW1、SW2側の特性インピーダンスとの整合が図られている。

**【0006】**

【発明が解決しようとする課題】 しかしながら、従来のモジュールにおいては、多数の誘電体層を積層して構成していることから、積層ずれが生じると、上下の誘電体層においてパターンやグラウンドなどの形成位置関係にずれが生じる結果、これらのパターン等によって構成される各素子の形状等が積層ずれの影響を受けて、例えば積層体のロット毎にそれらの特性が変わってしまうという問題があった。かかる問題は誘電体層の製造工程に起因して発生し得るロット毎の誘電体層の厚みの微妙なばらつきによっても同様に発生する。このような場合、殊にカプラの結合線路の一端から取り出されるモニタ信号のレベル（値）がロット間等でばらつくという問題を招来する。例えば、カプラを構成する主伝送線路や結合線路が形成されている誘電体層の厚みが異なると、インダクタンスやリアクタンスが変わって、モニタ信号の値がそれぞれ異なってしまう、モジュール間で同一の自動利得制御が実現し難いものとなる。

【0007】本発明は、このような問題点を解消するためになされたものであり、誘電体層の積層ずれや製造段階に起因する積層体の状態等に関わらず、モニタの値を一定化し得る高周波モジュールを提供することにある。

【0008】

【課題を解決するための手段】請求項1記載の発明は、通過帯域の異なる複数の送受信系から分離された各送受信系の送信系と受信系とを切り替える高周波スイッチと、各送信系における通過周波数での送信信号を増幅する増幅器からの出力をモニタするカプラとを、複数の誘電体層を備える積層体内に一体化した高周波モジュールにおいて、前記カプラの結合線路の一端に接続される終端抵抗体を最上位の誘電体層に配置し、その抵抗値を変更可能に構成したことを特徴とするものである。

【0009】この構成によれば、通過帯域の異なる複数の送受信系が各送受信系に分離されるとともに、それぞれ送信系と受信系とが高周波スイッチにより切り替えられる。終端抵抗体を最上位の誘電体層上に配置し、かつ可変とすることで、個々の積層体に応じて終端抵抗体の抵抗値の調整が可能となる。ここに、最上位の誘電体層とは、文字通り、最上層の誘電体層の他、例えばその1層分下層であっても上層の誘電体層にキャビティ等が形成されて当該部分が上方に露出している態様も含み、かかる構成によって高周波モジュール作製後であっても調整容易な構造である点で実質同一となる。

【0010】請求項2記載の発明は、終端抵抗体がトリマブル抵抗器なるチップ部品であり、この構成によれば、トリマブル抵抗器を専用治具で調整することで、基板の積層のばらつきに影響なくモニタの値が一定となる。

【0011】請求項3記載の発明は、終端抵抗体が誘電体層の表面に形成された電極パターンであり、この構成によれば、電極パターンがレーザトリミングなどで調整されることにより、誘電体の積層のばらつきに影響なくモニタの値が一定となる。

【0012】

【発明の実施の形態】図1は、本発明に係る高周波モジュールの一実施形態を示す回路図である。本高周波モジュールはDCS方式（1800MHz帯）の送受信系とGSM方式（900MHz帯）の送受信系とから構成され、両者の信号は分波回路DIP10で回路的に分離されている。アンテナANTは分波回路DIP10を介してスイッチ回路SW10、SW20に接続されている。すなわち、アンテナANTから受信されたDCS方式の受信信号は分波回路DIP10を経てDCS側の送受信系へ導かれ、GSM方式の受信信号は分波回路DIP10を経てGSM側の送受信系に導かれる。

【0013】DCS側の回路構成について説明すると、スイッチ回路SW10は受信回路Rxと送信回路Txとを切り替えるものである。送受信の切替は例えば時分割

方式が採用されている。送信回路Tx側は増幅器MMICと2段の整合回路MAT10及びMAT30で構成され、2段目の整合回路MAT10はカプラCOP10と直接接続されている。2段の整合回路MAT10、MAT30は伝送線路STLD4とコンデンサCD4、伝送線路STLD5とコンデンサCD5からなるローパスフィルタを構成しており、増幅器MMICの出力インピーダンス（数Ω程度）とカプラCOP10の入力インピーダンス（50Ω近傍）とのインピーダンス整合を行うと共に、高調波成分の抑制を行っている。

【0014】カプラCOP10は伝送線路STLD2およびコンデンサCD9からなるローパスフィルタを構成している。また、結合線路STLD20を伝送線路STLD2に近接させて例えば容量結合を形成することにより、送信回路Tx側の増幅器MMICからの出力の一部を取り出してモニタレベルとしてDCS Monitorに帰還させている。結合線路STLD20の一部であるスイッチ回路SW10側には終端抵抗RD2が接続されている。

【0015】カプラCOP10とスイッチ回路SW10とは直流成分カット用のコンデンサCD7を介して接続され、コンデンサCD7はPINダイオードDD1のアノードに接続されている。また、PINダイオードDD1のアノードはインダクタLD3およびコンデンサCD3を介して接地され、インダクタLD3とコンデンサCD3との接続点は制御抵抗RD1を介してDCS側の制御端子Vcに接続されている。

【0016】また、PINダイオードDD1のカソードは直流成分カット用のコンデンサCD6を介して分波回路DIP10のハイパスフィルタHPF10に接続されると共に、伝送線路STLD3および直流成分カット用のコンデンサCD8を介してDCS側のRx端子に接続されている。伝送線路STLD3とコンデンサCD8との接続点はPINダイオードDD2のアノードに接続され、PINダイオードDD2のカソードはコンデンサCD2およびインダクタLD2からなる並列共振回路を介して接地されている。コンデンサCD2とインダクタLD2とで形成される並列共振回路はDCS側の送信回路Tx-受信回路Rx間の分離を行わせるものである。

【0017】分波回路DIP10は、例えばハイパスフィルタHPF10と、コンデンサCD1およびインダクタLD1とから形成されている。ハイパスフィルタHPF10は信号ラインに介設されたコンデンサの両端に、接地との間で2本の平行な伝送線路およびこれらに並列に接続された各コンデンサとから構成されている。

【0018】次に、GSM側の回路構成について説明すると、スイッチ回路SW20は受信回路Rxと送信回路Txとを切り替えるものである。送受信の切替は例えば時分割方式が採用されている。送信回路Tx側は増幅器MMICと2段の整合回路MAT20及びMAT40で構成され、2段目の整合回路MAT20はカプラCOP

20と直接接続されている。2段の整合回路MAT20、MAT40は伝送線路STLG4とコンデンサCG4、伝送線路STLG5とコンデンサCG5からなるローパスフィルタを構成しており、増幅器MMICの出力インピーダンス（数 $\Omega$ 程度）とカブラCOP20の入力インピーダンス（50 $\Omega$ 近傍）とのインピーダンス整合を行うと共に、高調波成分の抑制を行っている。

【0019】カブラCOP20は伝送線路STLG2およびコンデンサCG9からなるローパスフィルタを構成している。また、結合線路STLG20を伝送線路STLG2に近接させて例えば容量結合を形成することにより、送信回路Tx側の増幅器MMICからの出力の一部を取り出してモニタレベルとしてGSM Monitorに帰還させている。結合線路STLG20のスイッチ回路SW20側は終端抵抗RG2により終端されている。

【0020】カブラCOP20とスイッチ回路SW20とは直流成分カット用のコンデンサCG7を介して接続され、コンデンサCG7はPINダイオードDG1のアノードに接続されている。また、PINダイオードDG1のアノードはインダクタLG3およびコンデンサCG3を介して接地され、インダクタLG3とコンデンサCG3との接続点は制御抵抗RG1を介してGSM側の制御端子Vcに接続されている。

【0021】また、PINダイオードDG1のカソードは直流成分カット用のコンデンサCG6を介して分波回路DIP10のローパスフィルタLPF10に接続されると共に、伝送線路STLG3および直流成分カット用のコンデンサCG8を介してGSM側のRx端子に接続されている。伝送線路STLG3とコンデンサCG8との接続点はPINダイオードDG2のアノードに接続され、PINダイオードDG2のカソードはコンデンサCG2およびインダクタLG2からなる並列共振回路を介して接地されている。コンデンサCG2とインダクタLG2とで形成される並列共振回路はGSM側の送信回路Tx-受信回路Rx間の分離を行わせるものである。

【0022】分波回路DIP10は、例えばローパスフィルタLPF10と、コンデンサCG1およびインダクタLG1とから形成されている。ローパスフィルタLPF10は信号ラインに介設された伝送線路とコンデンサとの並列回路、および伝送線路の両端と中央部の3カ所から接地との間に介設される3個のコンデンサとから構成されている。

【0023】本高周波モジュールでは、分波回路DIP10、スイッチ回路SW10、SW20、カブラCOP10、COP20、整合回路MAT10、MAT20の少なくとも一部がモジュール内に配置されている。本実施形態では、分波回路DIP10を構成するハイパスフィルタHPF10およびローパスフィルタLPF10を構成する伝送線路と、スイッチ回路SW10、20を構成する伝送線路STLD3、STLG3と、カブラCO

P10、COP20を構成する伝送線路STLD2、STLG2および結合線路STLD20、STLG20と、整合回路MAT10、20を構成する伝送線路STLD4、STLG4とが電極パターンとして誘電体層を積層してなる積層体内に形成されている。また、分波回路DIP10、スイッチ回路SW10、SW20、カブラCOP10、COP20、整合回路MAT10、MAT20のそれぞれの一部を構成する例えばPINダイオード等のチップ素子が最上位の誘電体層上に実装されている。すなわち、本実施形態においては、図1において、太線で示す素子は誘電体層の内蔵パターンとして形成されており、丸印で囲った素子は内蔵パターンあるいは表面実装部品として構成され、それ以外は表面実装部品として構成されている。

【0024】図2は、本発明に係る高周波モジュールの一部切欠斜視図である。図2に示すように、本高周波モジュール1はセラミック等からなる同一寸法形状の8枚の誘電体層11、12、…18が積層されており、上面および側面は金属からなるシールドカバー10で被覆され、さらに側面適所には必要に応じて形成された所要数の端面電極が上面から底面に亘るように形成されている。なお、最上層の誘電体層11の上面の導電パターンは作図上、一部省略されている。

【0025】この誘電体層11～18はそれぞれセラミックスをグリーンシート状態で表面に導電ペースト等を塗布して上述した各回路を構成するパターンを形成した後、所要の圧力と温度の下で熱圧着して焼成されたものである。また、各誘電体層には複数の層に亘って回路を構成乃至は接続するために必要なバイアホールが適宜形成されている。最上層の誘電体層11には、種々のパターンの他、終端抵抗RD2、RG2に相当するトリマブル抵抗器21、22、その他のチップ部品が実装されている（なお、作図上、終端抵抗RG2に相当するトリマブル抵抗器22は見えていない）。

【0026】図3は、図2に示す高周波モジュール1を終端抵抗RD2、RG2を含む面で縦断した概略縦断面図である。図3において、縦方向の太線はバイアホールであり、横方向の太線は誘電体層上に形成されたパターンを示している。誘電体層11の上面に示す四角物はダイオード、コンデンサ、インダクタ等のチップ部品が実装された状態を概略的に示したものである。カブラCOP10、COP20を構成する伝送線路STLD2、STLG2および結合線路STLD20、STLG20は5層目の上面（あるいは4層目の下面でもよい）に形成されており、本実施形態では両方の線路の縁でカップリングする場合を示している。終端抵抗RD2、RG2はそれぞれ結合線路STLD20、STLG20から誘電体層11の上面に亘るバイアホールを経てそれぞれの結合線路STLD20、STLG20の終端であってスイッチ回路SW10、20側の端部と接続されている。終

端抵抗RD2、RG2としては抵抗値が専用治具などで調整操作可能な構造を有するトリマブル抵抗器21、22が用いられており、これによりDCS MonitorやGSM Monitor端子でのモニタ信号の値を変更調整し得るようにしている。トリマブル抵抗器21、22は誘電体層11の対向する角部近傍に配置されており、これにより異なる周波数による混信等の影響を可及的に抑制するようにしている。

【0027】トリマブル抵抗器21、22の抵抗値の調整は各誘電体層を積層して作製し、チップ部品を実装して高周波モジュールを構成した後の検査工程において行われる。従って、トリマブル抵抗器21、22は最上層の誘電体層11に実装されていることが容易な調整を実現する上で好ましい。検査の工程では、所定レベルのテスト用送信信号をそれぞれの増幅器MMICから入力し、このときのカプラCOP10、COP20からのモニタ信号の値（レベル）を検知しながら、この値が所定値になるように専用治具でトリマブル抵抗器21、22の抵抗値を可変操作して行う。トリマブル抵抗器としては $0\Omega \sim 50\Omega$ より多少大きな値の範囲で調整可能な抵抗器が採用される。

【0028】図4は、図2の他の実施形態を示す一部切欠斜視図で、終端抵抗RD2、RG2をトリマブル抵抗器21、22に代えて、所定の抵抗値を示す導電パターンであって所定形状、例えばH形状の電極パターン121、122で形成したものである（なお、作図上、終端抵抗RG2に相当する電極パターン122は見えていない）。図5は、図4に示す他の実施形態における終端抵抗RD2、RG2を含む面で縦断した概略縦断面図である。電極パターン121、122の抵抗値の調整は誘電体からなる各層の基板を積層して作製し、チップ部品を実装して高周波モジュールを構成した後の検査工程において行われる。検査の工程では、所定レベルのテスト用送信信号をそれぞれの増幅器MMICから入力し、このときのカプラCOP10、COP20からのモニタ信号の値（レベル）を検知しながら、この値が所定値になるようにレーザトリミングにより、電極パターン121、122のうち両側の電極部（ランド）を結ぶ線状部121a（図4参照）のパターンを切削していくことで抵抗値を増大して調整すればよい。従って、終端抵抗RD2、RG2としての電極パターン121、122は $50\Omega$ より多少小さな抵抗値を有するものとして形成されていることが好ましい。所定の抵抗値を示す導電パターンの材料としては、積層体の作製時に導電パターンと同時に焼成できる銀や銅が採用可能である。なお、図2、図4に示すように誘電体層板11（あるいは更にその下層の誘電体層を含めてもよい）の適所にキャビティーが形成されているような態様では、上面に露出する誘電体層の上面に終端抵抗体RD2、RG2を露出させて設けてもよく、このような構成でも同様に調整操作は容易であ

る。

【0029】このように、カプラ単独の回路であれば、終端抵抗の値は $50\Omega$ に設定可能であるが、カプラから送信側を見たときのインピーダンスはスイッチSWの接続や、また以下の理由によって、必ずしも $50\Omega$ で整合が取れるわけではない。例えば、複数の誘電体層間に積層ずれが生じると、異なる層の複数のパターンによってある回路が構成されているものでは導電パターンの配置関係にずれが生じることになり、また、積層体の製造過程においては、特にロット毎に誘電体層の熱圧着作業による厚みばらつき、導電パターンのための導電ペーストの材料配合比の微小な差に伴うパターン形状のばらつき等が生じ易く、かかる場合には終端抵抗の値をこれらの変動要素を加味して調整することが必要となる。また、同一条件で作製されたモジュール基板のうち、1つにつきトリマブル抵抗器21、22の抵抗値を調整し、また電極パターン121、122のトリミング形状を決定すると、同じ類のモジュール基板で作製された高周波モジュールに対しては、かかる代表のモジュール基板での調整結果をそのまま適用できるので、その分、その後の調整作業が容易となり、かつ厚みが所期寸法に対してずれていて、最良品に仕分けられない基板であっても、かかる終端抵抗を調整することで適正な基板として利用できるという利点がある。

【0030】なお、上記の各実施形態においては、ラインの縁でカップリングする場合を示したが、誘電体層内において、主伝送線路STLD2、STLG2を上層の誘電体層に、結合線路STLD20、STLG20を1段又は所要段だけ下層の誘電体層に配置し、あるいは逆に主伝送線路STLD2、STLG2を下層の誘電体層に、結合線路STLD20、STLG20を1段又は所要段だけ上層の誘電体層に配置してカップリングしても同様であることはいうまでもない。また、電極パターン121、122のトリミング加工はレーザに限らず、他の切削手段例えばウエハソーなどで行ってもよい。

【0031】以上のような、複数の誘電体層を備える積層体からなり、該積層体の中あるいは表面に高周波スイッチとカプラを形成する高周波モジュールにおいて、誘電体層の積層ずれによりモニタの値が個々の製品ごと、モジュール基板のロット毎にばらついてモニタの値がばらついた場合でも、終端抵抗として、トリマブル抵抗器21、22あるいは基板表面に調整可能な電極パターン121、122を設けることで調整できるため、モニタの値を常に一定に保つことができる。

【0032】

【発明の効果】本発明によれば、複数の誘電体層を備える積層体内にて、高周波スイッチとカプラを一体化した高周波モジュールにおいて、カプラの終端抵抗体を最上位の誘電体層に変更可能に配置したので、積層ずれの影響でモニタの値がばらつく場合でも、抵抗値を容易に可

変調整でき、モニタの値を一定に保つことができる。

【0033】また、終端抵抗体としてトリマブル抵抗器や電極パターンを設けたので、抵抗値を容易に可変調整できる。

【図面の簡単な説明】

【図1】本発明に係る高周波モジュールの一実施形態を示す回路図である。

【図2】本発明に係る高周波モジュールの一部切欠斜視図である。

【図3】図2に示す高周波モジュールを終端抵抗を含む面で縦断した概略縦断面図である。

【図4】図2の他の実施形態を示す一部切欠斜視図である。

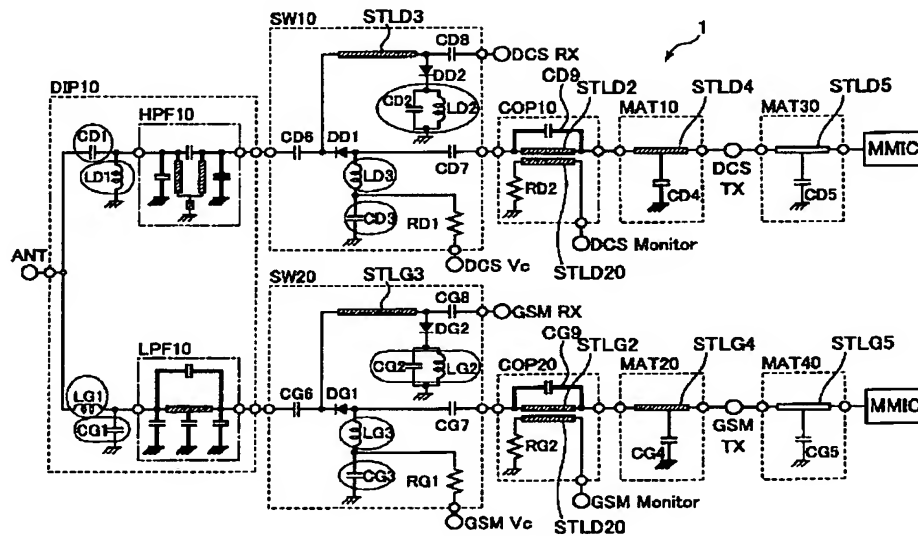
【図5】図4に示す他の実施形態における終端抵抗を含む面で縦断した概略縦断面図である。

【図6】現状の高周波モジュールを示すブロック図である。

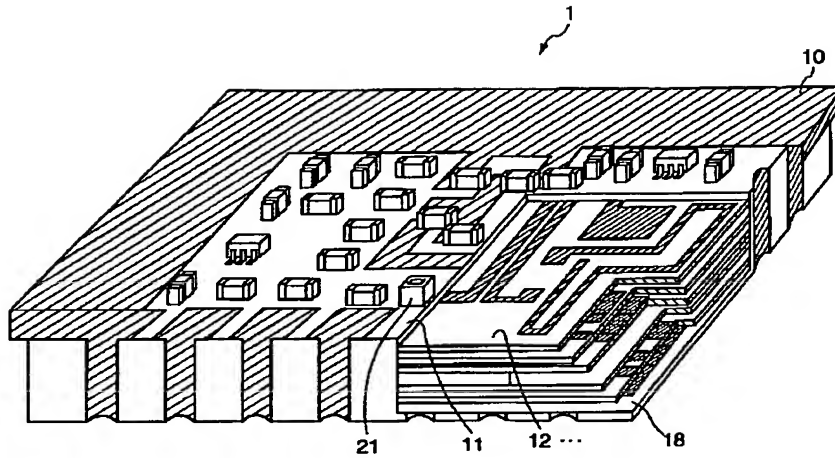
【符号の説明】

- 1 高周波モジュール
- DIP10 分波回路
- SW10, 20 スイッチ回路
- COP1, COP2 カプラ
- MAT10, 20, 30, 40 整合回路
- MMIC 増幅器
- STLD2, STLG2 伝送線路
- STLD20, STLG20 結合線路
- RD2, RG2 終端抵抗（終端抵抗体）
- 21, 22 トリマブル抵抗器（終端抵抗体）
- 121, 122 電極パターン（終端抵抗体）
- 11~18 誘電体層

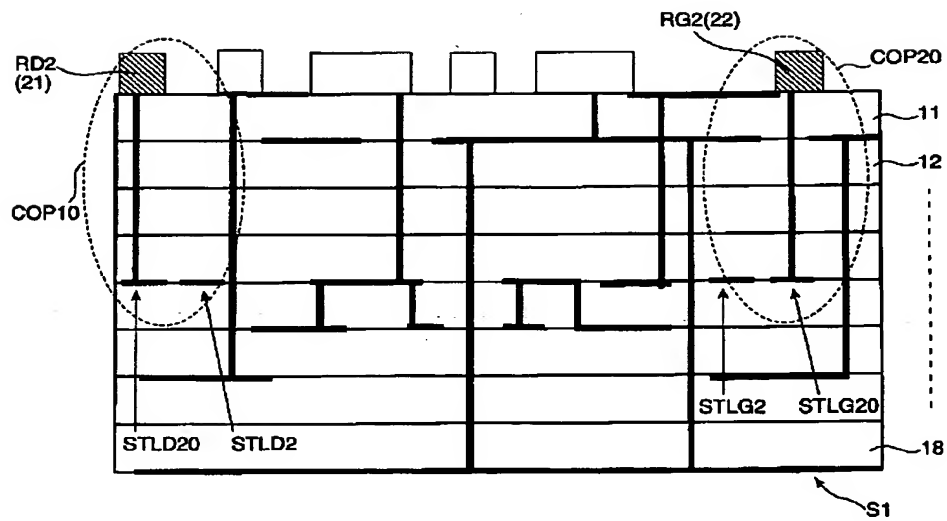
【図1】



【図 2】

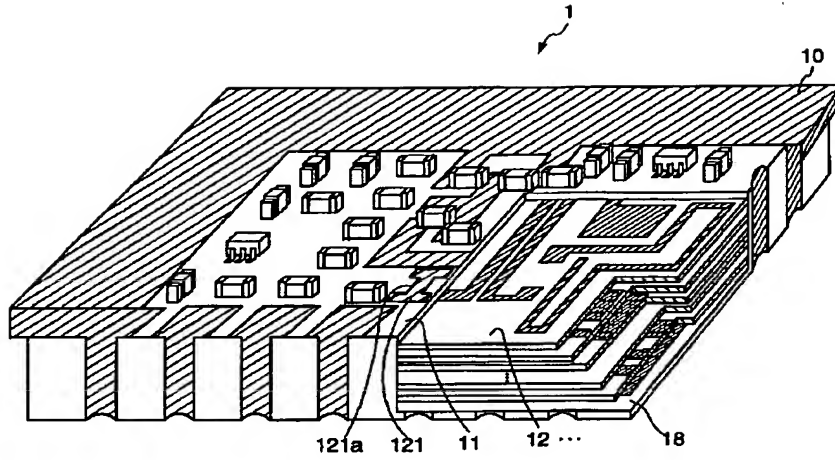


【図 3】

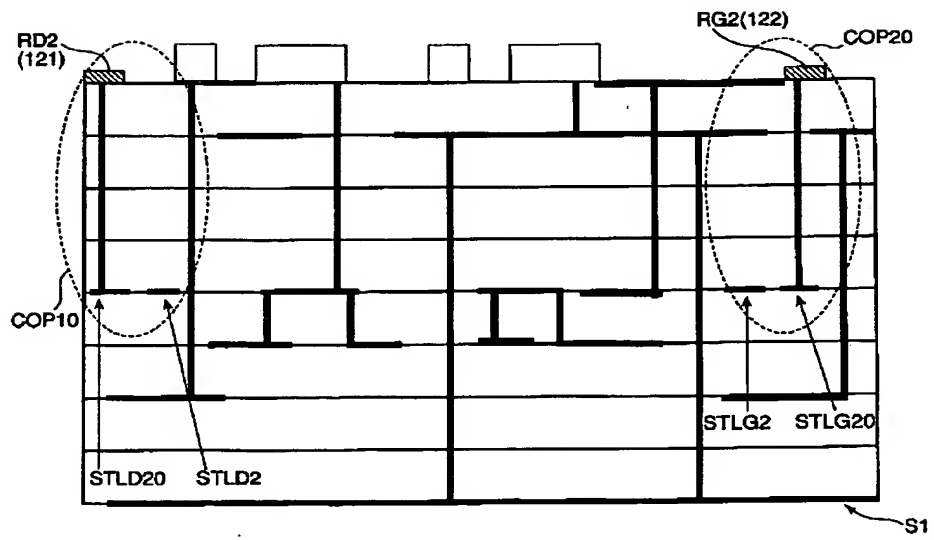




【図4】



【図5】



【図 6】

